

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001 年 1 月 4 日 (04.01.2001)

PCT

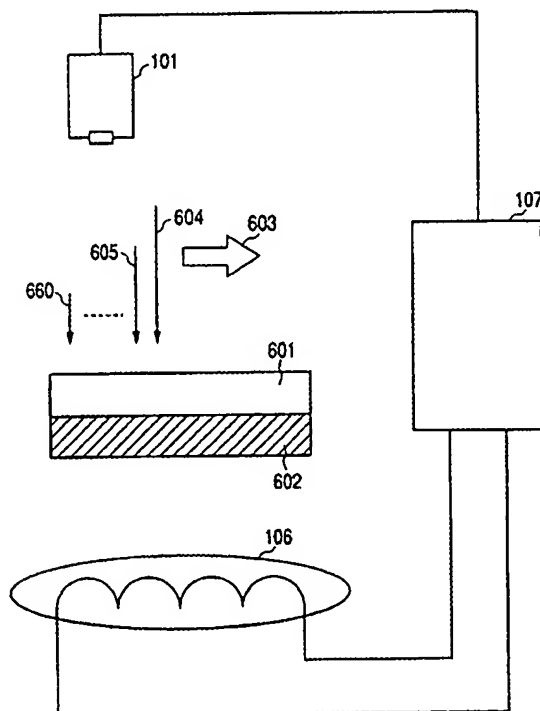
(10) 国際公開番号
WO 01/01464 A1

- (51) 国際特許分類⁷: H01L 21/20, 29/786 (72) 発明者; および
(21) 国際出願番号: PCT/JP00/04141 (75) 発明者/出願人 (米国についてのみ): 木村嘉伸
(22) 国際出願日: 2000 年 6 月 23 日 (23.06.2000) (KIMURA, Yoshinobu) [JP/JP]. 賀茂尚広 (KAMO,
(25) 国際出願の言語: 日本語 Takahiro) [JP/JP]. 金子好之 (KANEKO, Yoshiyuki)
(26) 国際公開の言語: 日本語 [JP/JP]; 〒185-8601 東京都国分寺市東恋ヶ窪一丁目
(30) 優先権データ: 特願平11/181559 1999 年 6 月 28 日 (28.06.1999) JP 日立製作所 株式会社 日立製作所 中央研究所内 Tokyo
(71) 出願人 (米国を除く全ての指定国について): 株式会社 (74) 代理人: 弁理士 作田康夫 (SAKUTA, Yasuo); 〒100-
日立製作所 (HITACHI, LTD.) [JP/JP]; 〒101-8010 8220 東京都千代田区丸の内一丁目5番1号 株式会社
東京都千代田区神田駿河台四丁目6番地 Tokyo (JP). 日立製作所内 Tokyo (JP).
(81) 指定国 (国内): CN, JP, KR, US.
(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE,
DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

[続葉有]

(54) Title: POLYSILICON SEMICONDUCTOR THIN FILM SUBSTRATE, METHOD FOR PRODUCING THE SAME, SEMI-
CONDUCTOR DEVICE, AND ELECTRONIC DEVICE

(54) 発明の名称: 多結晶半導体薄膜基板、その製造方法、半導体装置および電子装置



(57) Abstract: A method for producing a semiconductor device by forming an amorphous semiconductor film on an insulating substrate, irradiating the amorphous semiconductor film with a laser beam to crystallize the amorphous semiconductor film and thereby to form a polycrystalline semiconductor film, and fabricating a transistor in the polycrystalline semiconductor film, wherein the back of the insulating substrate or the amorphous semiconductor film is irradiated with ultraviolet radiation to heat the amorphous semiconductor film to a temperature under the melting point, the amorphous semiconductor film is irradiated with a laser beam with a shape selection suitable laser beam energy density E_c at which crystal grains whose the number of nearest crystal grains is six are formed the most so as to change the amorphous semiconductor film to a polycrystalline semiconductor film, and a transistor is fabricated in the polycrystalline semiconductor film. A thin film transistor capable of operating at high speed can be fabricated with high yield.

[続葉有]

BEST AVAILABLE COPY

WO 01/01464 A1



添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

絶縁性基板の表面に非晶質半導体膜を形成した後、前記非晶質半導体膜にレーザ光を照射して前記非晶質半導体膜を結晶化して多結晶半導体薄膜を形成し、その後前記多結晶半導体薄膜にトランジスタを形成する半導体装置の製造方法であって、前記絶縁性基板裏面または前記非晶質半導体膜に紫外線を照射して前記非晶質半導体膜を熔融温度以下に加熱するとともに、最近接結晶粒数が6の結晶粒が最も多く形成される形状選択好適レーザエネルギー密度 E_c のレーザ光を前記非晶質半導体膜面に照射して多結晶半導体薄膜に変換させ、その後前記多結晶半導体薄膜にトランジスタを形成する。

高い歩留まりでかつ高速動作の薄膜トランジスタを作製できる。

明細書

多結晶半導体薄膜基板、その製造方法、半導体装置および電子装置

技術分野

本発明は多結晶半導体薄膜基板、その製造方法、半導体装置、半導体装置の製造方法および電子装置に係わり、特に多結晶膜（多結晶半導体薄膜）の表層部分にトランジスタ（薄膜トランジスタ：TFT）を製造する技術および前記薄膜トランジスタを製造するための多結晶半導体薄膜基板ならびに前記薄膜トランジスタを組み込んだ液晶表示装置や情報処理装置等の電子装置の製造技術に適用して有効な技術に関する。

背景技術

従来の画像表示装置等に用いられてきた薄膜トランジスタ（TFT）は、ガラスや石英等の絶縁性基板上にプラズマCVD法等で形成した非晶質シリコンあるいは微結晶シリコンを母材とし、エキシマレーザーアニールなどの熔融再結晶化法で形成した多結晶シリコンを素子材として形成されてきた。

従来技術による半導体装置（TFT）とその製造法について、図17（a）～（d）を用いて説明する。図17（a）に示すように、ガラス基板201の一面上に非晶質シリコン薄膜202を堆積する。

つぎに、図17（b）に示すように、非晶質シリコン薄膜202の表面を線状のエキシマレーザー光204で矢印の方向203に走査する

と、非晶質シリコン薄膜 202 は、エキシマレーザ光 204 によって加熱され、非晶質構造から多結晶構造に変化する。非晶質シリコン膜 202 の表面全体をエキシマレーザ光 204 で走査加熱すると、図 17 (c) に示すような多結晶シリコン薄膜 205 が形成される。図 17 (c) において多結晶シリコン薄膜 205 はシリコン結晶粒から構成されており、結晶粒間に、結晶粒界 206 が形成される。

以上のプロセスはレーザ加熱プロセスと呼ばれている。ガラスなどの低融点材料の基板上に高品質な多結晶シリコン薄膜を製造する際に用いられる。これらに関しては、たとえば、" 1996 Society for Information Display International Symposium Digest of Technical Papers, pp17-20" や、" IEEE Transactions on Electron Devices , vol.43,no.9, 1996, pp.1454-1458" 等に詳しい。

図 17 (c) の多結晶シリコン薄膜を用いてトランジスタ (TFT) を形成したのが図 17 (d) である。

多結晶シリコン薄膜 205 の上部には、シリコン酸化膜などのゲート絶縁膜 208 が設けられている。さらにソース不純物注入領域 207, ドレイン不純物注入領域 209 が設けられている。ソース・ドレイン不純物注入領域 207, 209 およびゲート絶縁膜 208 上にゲート電極を設けることによって薄膜トランジスタが形成される。

図 18 は、本従来技術によるシリコン結晶粒の大きさと多結晶シリコン薄膜の凹凸の照射レーザエネルギーに対する依存性 (結晶粒の大きさのレーザエネルギー密度依存性 301) を示している。レーザエネルギー密度が $200 \text{ mJ} / \text{cm}^2$ 以下のエネルギーでは、シリコンは結晶化しないが、 $200 \text{ mJ} / \text{cm}^2$ を超えると結晶化が始まり、結晶粒の大きさはレーザエネルギー密度の増加とともに大きくなる。

しかしながら、レーザエネルギー密度が $250 \text{ mJ} / \text{cm}^2$ を超えると、シリコン結晶粒は小さくなる。良好な特性をもつ多結晶シリコン薄膜トランジスタを作製するためには、シリコン結晶粒を大きくすればよいのでレーザのエネルギー密度を $250 \text{ mJ} / \text{cm}^2$ にする。

上記従来におけるレーザエネルギー密度の値は、非晶質シリコン膜の性質（たとえば、成長法、膜厚）に依存するため、異なることもある。これらに関しては、たとえば、“Applied Physics Letters, vol.63, no.14, 1993, pp.1969-1971” 等に詳しい。

また、結晶粒の大粒径化のために、 400°C の基板加熱を行ってレーザ照射を行うとよい。これは、基板を加熱することによって、凝固速度が低減し、粒径が 500 nm 程度まで大きくなる。また、レーザ光の端部では温度勾配が生じるため結晶粒のサイズにばらつきが顕著になる。このことを防ぐためにレーザをオーバーラップさせながら照射するとよい。これらに関しては、“電子情報通信学会論文誌 C-II Vol.J76-C-II, 1993, pp.241-248” に報告されている。

また、結晶粒の大きさを均一にするために、最初に弱いエネルギー密度で第一レーザ照射をして、その後結晶化に必要な強いエネルギー密度で第二レーザ照射を行う。このような二段階レーザ照射は、第一レーザ照射で結晶種を形成して、第二レーザ照射で結晶化させるものである。この場合、均一性は向上するが、結晶粒径は小さくなる。このことに関しては、“第42回レーザ熱加工研究会論文集, 1997, pp.121-130” に報告されている。

発明の開示

上記従来技術は、下記の問題点があることが判明した。

ゲート電極下のシリコンのチャネル領域に結晶粒界が多く存在すると、その不均一性のため、伝導キャリアの散乱などによって、キャリア移動度 μ が数 $\text{cm}^2/\text{V}\cdot\text{s}$ に低下することがある。

また、ゲート電極下のシリコンのチャネル領域に存在する結晶粒界の密度にばらつきがあると、個々のトランジスタでしきい電圧 V_{th} が数V程度までばらつく。

また、ゲート電極下のシリコンのチャネル領域の結晶粒の大きさにばらつきがあると、個々のトランジスタでキャリア移動度 μ にばらつきが生じる。

また、ゲート電極下のシリコンのチャネル領域に結晶粒界の凹凸があると、個々のトランジスタで性能にばらつきや劣化が生じる。

また、多結晶領域に不純物を注入すると、結晶粒界に不純物が偏析してしまうためキャリア濃度を制御するのが困難である。

本発明者は従来手法で作製されている多結晶半導体薄膜の結晶粒の分布について観察検討した。図19は薄膜トランジスタの製造に用いられている従来の多結晶半導体薄膜基板における多結晶半導体薄膜の結晶粒の配置状態を示す図である。

この図は、顕微鏡写真を基にした図であり、図に示すように結晶粒250は三角形，四角形，五角形，六角形，七角形，八角形と種々な形になっていて六角形結晶粒251が最も多い。この六角形結晶粒251の数は30～40%程度となっていることが分かった。ここで、評価領域として、一辺10 μm の正方形領域をとり、任意の場所で測定した。

本発明者は三角形，四角形，五角形の数を減らし、その分六角形の結晶粒を多くすることにより、多結晶半導体薄膜における結晶粒を均一化できるのではないか、すなわち、薄膜トランジスタの特性の向上

および均一化が図れるのではないかと思慮した。

そこで、非晶質シリコン膜に照射するレーザエネルギー密度と形成される結晶粒の形状との関係を調べたところ、各形状ごとに最もその形状を多く発生させるレーザエネルギー密度（形状選択好適レーザエネルギー密度 E_c ）が存在することを知見した。すなわち、四角形を多く発生させるレーザエネルギー密度、五角形を多く発生させるレーザエネルギー密度、六角形を多く発生させるレーザエネルギー密度が存在することが分かった。

本発明は前記知見に基づく形状選択好適レーザエネルギー密度 E_c による結晶化手法を取り入れた発明であり、多結晶半導体薄膜の結晶粒を六角形とし、かつ六角形の専有率を 50～100%とするものである。

本発明の目的は、結晶粒の大きさおよびキャリア濃度が均一でかつ表面が平坦な多結晶半導体薄膜を提供することにある。

本発明の他の目的は、特性が良好でかつ特性のばらつきが小さい薄膜トランジスタを有する半導体装置を提供することにある。

本発明の他の目的は、薄膜トランジスタを有する半導体装置を組み込んだ特性が良好な電子装置を提供することにある。

本発明の前記ならびにそのほかの目的と新規な特徴は、本明細書の記述および添付図面からあきらかになるであろう。

本願において開示される発明のうち代表的なものの概要を簡単に説明すれば、下記のとおりである。

前記（１）の手段によれば、絶縁性基板と、前記絶縁性基板の一面に多結晶半導体薄膜が設けられてなる多結晶半導体薄膜基板であって、前記多結晶半導体薄膜を形成する結晶粒は 50～100%が六角形となっている。前記多結晶半導体薄膜表面および内部の結晶粒界の電子

軌道は結合している。前記多結晶半導体薄膜表面の結晶粒界の凹凸が 5 nm 以下である。前記絶縁性基板はガラス基板であり、前記多結晶半導体薄膜は多結晶シリコン膜である。

このような多結晶半導体薄膜基板は以下の方法によって製造される。絶縁性基板の表面に非晶質半導体膜を形成した後、前記非晶質半導体膜にレーザ光を照射して前記非晶質半導体膜を結晶化して多結晶半導体薄膜を形成する多結晶半導体薄膜基板の製造方法であって、前記絶縁性基板裏面または前記非晶質半導体膜に紫外線を照射して前記非晶質半導体膜を熔融温度以下に加熱するとともに、結晶粒が最も多く六角形に形成される形状選択好適レーザエネルギー密度 E_c のレーザ光を前記非晶質半導体膜面に繰り返し照射して多結晶半導体薄膜に変換させる。

前記非晶質半導体膜面に形状選択好適レーザエネルギー密度 E_c による第一レーザ照射を複数回繰り返して行った後、前記第一レーザ照射のレーザエネルギー密度 E_c よりも低いレーザエネルギー密度で第二レーザ照射を複数回繰り返して行う。前記第一レーザ照射および第二レーザ照射は前記非晶質半導体膜面に沿ってレーザ光を走査させながら行う。前記レーザ光照射の周期と前記紫外線加熱の周期を同期して行う。前記レーザ光照射をエキシマレーザで行うとともに、エキシマレーザから放射したレーザ光を光学部品で二つの光路に分けて一方は遅れてレーザ光照射位置に到達するようにし、かつ光路長が短い経路を通るレーザ光を光減衰器を通過させて減衰させて前記レーザ光照射位置に到達させて前記多結晶半導体薄膜を形成する。

(2) 多結晶半導体薄膜に複数のトランジスタが形成されてなる半導体装置であって、前記トランジスタ（薄膜トランジスタ）は前記手段(1)の構成の多結晶半導体薄膜に形成されている。

このような半導体装置は以下の方法によって製造される。多結晶半導体薄膜に複数のトランジスタを形成して半導体装置を製造する方法であって、前記多結晶半導体薄膜は前記手段（１）の構成による多結晶半導体薄膜基板の製造方法によって製造する。

（３）多結晶半導体薄膜に複数のトランジスタが形成されてなる半導体装置を組み込んだ電子装置であって、前記半導体装置は前記手段（２）の構成の半導体装置で構成されている。たとえば、電子装置は液晶表示装置であり、前記半導体装置は液晶表示パネルの各画素を動作させるトランジスタや周辺ドライバ回路を構成するトランジスタを有し、液晶表示装置の液晶表示パネルに重ねられて取り付けられている。

（４）多結晶半導体薄膜に複数のトランジスタが形成されてなる半導体装置を組み込んだ電子装置であって、たとえば、電子装置は情報処理装置であり、前記半導体装置の各トランジスタによって中央演算回路部、キャッシュ回路部、メモリ回路部、周辺回路部、入出力回路部、バス回路部等が形成されている。

前記（１）の手段によれば、（ａ）多結晶半導体薄膜の結晶粒はその５０％～１００％が六角形結晶粒となり、かつ粒子径も０．２～０．３ μm と均一になることから、キャリア移動度 μ が向上するとともに、各領域でのキャリア移動度 μ のばらつきが少ない多結晶半導体薄膜基板を提供することができる。

（ｂ）多結晶半導体薄膜表面および内部の結晶粒界の電子軌道は結合していることから、キャリア移動度が一定になるとともに、個々のトランジスタの信頼性が向上する効果が得られる。すなわち、個々のトランジスタの長寿命化が達成される。

（ｃ）多結晶半導体薄膜の形成時、繰り返しレーザ光を照射するこ

とから、多結晶半導体薄膜の表面の凹凸は小さくなり、平坦な多結晶半導体薄膜基板を提供することができる。

(d) 多結晶半導体薄膜の形成時、六角形を形成するに最もよい形状選択好適レーザエネルギー密度 E_c で複数回繰り返してレーザ光照射を行うため、非晶質半導体膜は順次六角形の種結晶が形成されるとともに、隣り合う六角形結晶粒は相互に動き回って隣接する六角形結晶粒と順次密接するようになり、その後形状選択好適レーザエネルギー密度 E_c よりも低いレーザエネルギー密度で複数回繰り返してレーザ光照射が行われることから、結晶粒界に不純物が偏析し難くなり、各結晶粒のキャリア濃度が一定する。

前記(2)の手段によれば、(a) 多結晶半導体薄膜の結晶粒はその50%～100%が六角形結晶粒となり、かつ粒径も0.2～0.3 μm と均一になることから、トランジスタ(TFT)を形成した場合、ゲート電極下のシリコンのチャネル領域における結晶粒界が少なくなり、キャリア移動度 μ が向上するとともに、各トランジスタでのキャリア移動度のばらつきが少なくなる。

(b) 各トランジスタにおいてゲート電極下のシリコンのチャネル領域に存在する結晶粒界の密度にばらつきが少なくなり、各トランジスタのしきい電圧 V_{th} が均一になる。

(c) 多結晶半導体薄膜の形成時、繰り返しレーザ光を照射することから、多結晶半導体薄膜の表面の凹凸は小さくなり、個々のトランジスタの性能のばらつきが小さくなるとともに、劣化も生じ難くなり、トランジスタの長寿命化が達成できる。

(d) 多結晶半導体薄膜の形成時、六角形を形成するに最もよい形状選択好適レーザエネルギー密度 E_c で複数回繰り返してレーザ光照射を行うため、非晶質半導体膜は順次六角形の種結晶が形成されるとと

もに、隣り合う六角形結晶粒は相互に動き回って隣接する六角形結晶粒と順次密接するようになり、その後形状選択好適レーザエネルギー密度 E_c よりも低いレーザエネルギー密度で複数回繰り返してレーザ光照射が行われることから、結晶粒界に不純物が偏析し難くなり、各結晶粒のキャリア濃度が一定する。この結果トランジスタの特性が安定する。

前記（３）の手段によれば、液晶表示パネルの各画素を動作させる複数のトランジスタはいずれも特性が均一になることから品質の良好な画像を得ることができる。

前記（４）の手段によれば、ガラス基板面に形成される薄膜トランジスタによって、中央演算回路部、キャッシュ回路部、メモリ回路部、周辺回路部、入出力回路部、バス回路部等が形成されているため、薄型で高機能な情報処理装置を提供することができる。

図面の簡単な説明

図１は本発明の一実施形態（実施形態１）である多結晶半導体薄膜の製造状態を示す模式的断面図である。

図２は本実施形態１の多結晶半導体薄膜の製造方法を示す模式的断面図である。

図３は本実施形態１の多結晶半導体薄膜基板を示す斜視図である。

図４は本実施形態１の多結晶半導体薄膜基板の一部の断面を示す断面図である。

図５は本実施形態１の多結晶半導体薄膜基板の多結晶半導体薄膜の結晶粒構成を示す模式的平面図である。

図６は多結晶半導体薄膜の製造における結晶粒の特質や作製条件の

違い等分析結果を示すグラフ群である。

図 7 は多結晶半導体薄膜の製造における六角形結晶粒とレーザ光照射回数との相関を示すグラフと、レーザ光照射回数と多結晶半導体薄膜の表面の凹凸との関係を示すグラフである。

図 8 はレーザエネルギー密度の違いによる結晶粒の違いを示す模式図である。

図 9 は繰り返して行うレーザ光照射による結晶粒の成長過程を示す模式図である。

図 10 は本実施形態 1 によって製造されたトランジスタ（薄膜トランジスタ）を示す模式的断面図である。

図 11 は本実施形態 1 の薄膜トランジスタの製造方法を示す模式的断面図である。

図 12 は本発明の他の実施形態（実施形態 2）である多結晶半導体薄膜の製造状態を示す模式的断面図である。

図 13 は本発明の他の実施形態（実施形態 3）である多結晶半導体薄膜の製造状態を示す模式的断面図である。

図 14 は本発明の他の実施形態（実施形態 4）である液晶表示装置の一部を示す模式的斜視図である。

図 15 は本発明の他の実施形態（実施形態 5）である情報処理装置の一部を示す模式的斜視図である。

図 16 は図 15 の二点鎖線円で囲まれた部分の拡大模式図である。

図 17 は従来の薄膜トランジスタの製造方法を示す模式的断面図である。

図 18 は従来の多結晶半導体薄膜の製造方法におけるレーザエネルギー密度と結晶粒径との相関を示すグラフである。

図 19 は従来の多結晶半導体薄膜基板における多結晶半導体薄膜の

結晶粒構成を示す模式図である。

発明を実施するための最良の形態

以下、図面を参照して本発明の実施の形態を詳細に説明する。なお、発明の実施の形態を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

実施形態 1

図 1 乃至図 11 は本発明の一実施形態（実施形態 1）である薄膜トランジスタを有する半導体装置の製造技術に係わる図である。特に図 1 乃至図 9 は多結晶半導体薄膜基板の製造に係わる図であり、図 10 および図 11 は前記多結晶半導体薄膜基板を用いて薄膜トランジスタを製造する方法を示す図である。

図 2（a）～（d）に本実施形態 1 の多結晶半導体薄膜の形成方法（過程）を示す。

最初に、図 2（a）に示すように、加熱板 606（たとえば、カーボン抵抗加熱ヒータ）の上に絶縁体基板 602（たとえば、ガラス、熔融石英、サファイア、プラスチック、ポリイミドなど）を載置する。その後、前記絶縁体基板 602 の上に非晶質半導体膜 601（たとえば、Si、Ge、SiGe など）を化学気相成長法やスパッタ法などを用いて堆積させる。前記非晶質半導体膜 601 の厚さは 60 nm 以下が望ましい。

つぎに、図 2（b）に示すように、加熱板 606 を摂氏百度以上の一定温度にする。このとき前記絶縁体基板 602 および前記非晶質半導体膜 601 に温度むらが生じないように注意する。

つぎに、前記非晶質半導体膜 601 の表面を第一レーザ照射（第一

エキシマレーザ照射) 604 (KrF, XeCl など) で照射し、矢印の方向603に走査する。第一エキシマレーザ照射604のエネルギー密度は、後述のようにして設定される形状選択好適レーザエネルギー密度 E_c (360 mJ/cm^2) で複数回繰り返して行われる。また、第一エキシマレーザ照射604の後、前記形状選択好適レーザエネルギー密度 E_c よりも低いレーザエネルギー密度 (たとえば 320 mJ/cm^2) で第二レーザ照射 (第二エキシマレーザ照射) 605を行う。たとえば、第一エキシマレーザ照射604および第二エキシマレーザ照射605はそれぞれ30～60回行われる。

ここで、本発明者によって設定される形状選択好適レーザエネルギー密度 E_c とそのレーザ光照射によって形成される多結晶半導体薄膜等について説明する。

図6は多結晶半導体薄膜の製造における結晶粒の特質や作製条件の違い等分析結果を示すグラフ群であり、図6(a)は結晶粒の形状(N)と数密度との相関を示すグラフ、図6(b)はNと半値幅との相関を示すグラフ、図6(c)はレーザエネルギー密度と発生する形状(N)との相関を示すグラフである。

図7は多結晶半導体薄膜の製造における六角形結晶粒とレーザ光照射回数との相関を示すグラフと、レーザ光照射回数と多結晶半導体薄膜の表面の凹凸との関係を示すグラフである。

非晶質半導体膜をレーザ加熱によって結晶化して多結晶半導体薄膜を製造する従来の方法による結晶粒の一例は、前述のように三角形、四角形、五角形、六角形、七角形、八角形となる。その分布は、図6(a)に示すようになる。同グラフは横軸にNをとり、縦軸に数密度をとる。

Nは任意の結晶粒の最近接結晶粒の数である。Nについて統計分布

を調べると、図 6 (a) に示すように正規分布になる。この正規分布の半値幅は、多結晶膜の均一性に対応していて、半値幅が狭い程、多結晶膜は均一となる。

図 6 (b) は、半値幅と N の関係を示している。半値幅は、 $N = 6$ で極小値をとる。 $N = 6$ は結晶粒（上記任意の結晶粒）の表面形状が六角形であることと等価である。

図 6 (c) は、前記非晶質半導体膜を摂氏百度以上にして、レーザ加熱したときのレーザエネルギー密度と N との関係である。エネルギー密度が E_c のとき N は 6 になる。すなわち、レーザエネルギー密度が E_c の場合、結晶粒は六角形結晶粒となりやすいことが判明した。そこで、この E_c を形状選択好適レーザエネルギー密度 E_c とする。

図 7 (a) は、前記非晶質半導体膜を摂氏百度以上にして、レーザのエネルギー密度が E_c 以下のもとでレーザ光照射を行った場合での最適なレーザ光照射回数 M が M_c であることを示している。

図 7 (b) は前記非晶質半導体膜を摂氏百度以上にして、レーザのエネルギー密度が E_c 以下のもとでレーザ照射（第二レーザ照射）を行った場合でのレーザ光照射回数 M と多結晶半導体薄膜表面の凹凸との関係である。ここで凹凸は、最大山谷長で定義する。具体的には、結晶粒界の角における山谷長がそれに相当する。 M の増加に伴い凹凸が 5 nm 以下に減少する。また、結晶粒界の化学結合が再結合する。

図 8 (a) ～ (c) はレーザエネルギー密度の違いによる多結晶半導体薄膜における結晶粒の形の違いを示す図である。この図は顕微鏡写真を基にして得た図である。

図 8 (a) は形状選択好適レーザエネルギー密度 E_c よりも低いレーザエネルギー密度で形成された多結晶半導体薄膜における結晶粒状態を示すものである。この図から分かるように、結晶粒は六角形が多いも

の、三角形、四角形、五角形等が存在している。六角形結晶粒は30～40%程度以下である。

図8(b)は形状選択好適レーザエネルギー密度 E_c で繰り返しレーザ光照射しながら多結晶半導体薄膜とした例である。これは形状選択好適レーザエネルギー密度 E_c で第一レーザ照射を複数回繰り返し行った後、形状選択好適レーザエネルギー密度 E_c よりも低いレーザエネルギー密度で第二レーザ照射を繰り返し行った例である。たとえば、第一レーザ照射のレーザエネルギー密度は 360 mJ/cm^2 (形状選択好適レーザエネルギー密度 E_c)であり、第二レーザ照射のレーザエネルギー密度は 320 mJ/cm^2 である。この例では繰り返し照射回数を増大させることによって、六角形結晶粒を50～100%程度にすることができる。また、六角形結晶粒は $0.2\sim0.3\text{ }\mu\text{m}$ 直径程度と均一になる。

この多結晶半導体薄膜を構成する結晶粒の50～100%の表面形状が六角形であることの確認は、多結晶半導体薄膜の中心を含む一辺 $10\text{ }\mu\text{m}$ の正方形の評価領域をとり、たとえば走査電子顕微鏡観察により行った。この評価領域の観察結果は、多結晶半導体薄膜表面全体の結晶粒の状態を反映している。

前記第一レーザ照射では、1乃至所定回数繰り返しレーザ光照射を行うと、結晶粒は順次六角形結晶粒が発生し、その後は、図9(a)に示すように回転や移動を続けて、図9(b)に示すように隣接する六角形結晶粒の各辺が一致するようになる。また、このレーザ光照射によれば、結晶粒の界面に不純物が偏析し難くなり、各結晶粒のキャリア濃度が一定する。

なお、図9(a)に示すように、六角形結晶粒251の間に小結晶粒1001が発生しても、繰り返し行われる第一レーザ照射段階およ

び第二レーザ照射段階で周囲の大きな六角形結晶粒251と合体して消滅する。

また、第二レーザ照射段階において、引き続き形状選択好適レーザエネルギー密度 E_c でレーザ光照射を行ってもよい。

図8(c)は形状選択好適レーザエネルギー密度 E_c よりも高いレーザエネルギー密度でレーザ光照射を行った例であり、この場合には結晶の再溶解が発生し、結晶粒界が再結合して島状に大粒化してしまう。

最初のレーザ光照射後、多結晶半導体薄膜640の表面には、起伏610が形成され、結晶粒界611が形成される。前記結晶粒界611には不對結合がある。また、図2(b)～(d)に示すように、レーザ光照射の回数の増大に伴って、結晶粒界は611, 621, 631と順次細くなるとともに、表面起伏も610, 620, 630と順次平坦化される。

以上の方法により、図3に示すような多結晶半導体薄膜基板260を製造することができる。図4は多結晶半導体薄膜基板260の一部を示す断面図である。

この図からも分かるように、表面が平坦な多結晶半導体薄膜640が形成される。また、多結晶半導体薄膜640の結晶粒も、図5に示すように、その殆どが六角形結晶粒251となる。製造方法によって六角形結晶粒251を50～100%にすることができる。

ここで、エキシマレーザ照射について図1を参照しながら説明する。エキシマレーザ装置は、下部に紫外線ランプ加熱装置106を有し、これに対応する上部にはエキシマレーザ（エキシマレーザ発生機）101を有する。これら紫外線ランプ加熱装置106およびエキシマレーザ101は制御装置107によって制御される。

上面に非晶質半導体膜（非晶質シリコン膜）601を有する絶縁体

基板（ガラス基板）602は紫外線ランプ加熱装置106上に配置され、紫外線ランプ加熱装置106によって予備加熱される。また、エキシマレーザ101からはレーザ光（エキシマレーザ光）660が照射される。絶縁体基板602を支持する図示しないステージはエキシマレーザ101に対して相対的に移動することから、絶縁体基板602の上面の非晶質半導体膜601全域にエキシマレーザ光660を照射し、多結晶半導体薄膜化が可能になる。

本実施形態1では、第一エキシマレーザ照射604、第二エキシマレーザ照射605と二段階に亘ってレーザ光照射が行われる。それぞれの段階においては30～60回程度繰り返してレーザ光照射が行われる。また、第一エキシマレーザ照射604では形状選択好適レーザエネルギー密度 E_c でレーザ光照射が行われ、第二エキシマレーザ照射605では形状選択好適レーザエネルギー密度 E_c よりも低いレーザエネルギー密度でレーザ光照射が行われる。第二エキシマレーザ照射605においては、一定のレーザエネルギー密度で行ってもよく、また途中から徐々にレーザエネルギー密度を低くしながらレーザ光照射を行ってもよい。

本実施形態1の多結晶半導体薄膜基板の製造方法によれば、多結晶半導体薄膜640の結晶粒250はその50%～100%が六角形結晶粒251となり、かつ粒径も0.2～0.3 μm と均一になることから、キャリア移動度 μ が向上するとともに、各領域でのキャリア移動度 μ のばらつきが少ない多結晶半導体薄膜基板を提供することができる。キャリア移動度 μ はたとえば200～300 $\text{cm}^2/\text{V}\cdot\text{s}$ 程度と高めることができる。

また、多結晶半導体薄膜表面および内部の結晶粒界の電子軌道は結合していることから、キャリア移動度が一定になるとともに、個々の

トランジスタの信頼性が向上する効果が得られる。

また、多結晶半導体薄膜640の形成時、繰り返しレーザ光を照射することから、多結晶半導体薄膜640の表面の凹凸は小さくなり、平坦な多結晶半導体薄膜基板を提供することができる。たとえば、前記凹凸は5nm以下に抑えることができる。

また、多結晶半導体薄膜640の形成時、六角形を形成するに最もよい形状選択好適レーザエネルギー密度 E_c で複数回繰り返してレーザ光照射を行うため、非晶質半導体膜には順次六角形の種結晶が形成されるとともに、隣り合う六角形結晶粒は相互に動き回って隣接する六角形結晶粒251と順次密接するようになり、その後形状選択好適レーザエネルギー密度 E_c よりも低いレーザエネルギー密度で複数回繰り返してレーザ光照射が行われることから、結晶粒界に不純物が偏析し難くなり、各結晶粒のキャリア濃度が一定する。

なお、実施形態における紫外線ランプ加熱およびレーザ加熱の時の雰囲気は真空でも不活性ガス（例えば、アルゴン、クリプトン、ヘリウム）や窒素ガスでもよい。

つぎに、薄膜トランジスタの製造方法について説明する。たとえば、図11(a)に示すように、表面に多結晶半導体薄膜（多結晶シリコン膜）640を有する絶縁体基板（ガラス基板）602を用意する。図11の例では、図3で示す多結晶半導体薄膜基板260とは異なるが、絶縁体基板602と多結晶半導体薄膜640との間にシリコン酸化膜651をバッファ層として入れた構造になっている。バッファ層はなくてもよいが、本実施形態1ではバッファ層のある多結晶半導体薄膜基板260で薄膜トランジスタを製造する方法について説明する。

図11(a)に示すように、トランジスタのチャネル領域672を形成するためにホトレジスト膜670を選択的に設け、その後、リン

(P)を多結晶半導体薄膜640に注入し、かつアニール処理してn型の不純物領域671を形成する。この不純物領域671がソース領域またはドレイン領域になる。また、必要ならば、前記多結晶半導体薄膜640には多結晶半導体薄膜を形成する段階で所定の不純物をドーブさせておく。

つぎに、図11(b)に示すように、選択エッチングを行い、チャネル領域672の両側にそれぞれ所定の長さ不純物領域671を延在させるようにする。

つぎに、図11(b)に示すように、絶縁体基板602の上面全域にシリコン酸化膜を形成してゲート絶縁膜673とする。

つぎに、図11(b)に示すように、前記チャネル領域672上にゲート電極674を形成する。

なお、不純物拡散を先のように行うことなく、ゲート絶縁膜673を設け、ゲート電極674を形成した後、ゲート電極674をマスクとしてリンを多結晶半導体薄膜640に打ち込んでソース領域やドレイン領域になる不純物領域671を形成してもよい。

つぎに、絶縁体基板602の上面全域に層間絶縁膜675を形成した後、コンタクト穴を設け、不純物領域671に接続される電極(ソース電極、ドレイン電極)676や図示しないゲート配線電極を形成する。また、図示はしないが、トランジスタはパッシベーション膜で覆われ、かつパッシベーション膜の一部は除去されて外部電極が露出するようになる。

図ではトランジスタは1個しか示してないが、実際には複数形成される。

本実施形態1によるトランジスタは、多結晶半導体薄膜640の結晶粒250はその50%~100%が六角形結晶粒251となり、か

つ粒子径も $0.2 \sim 0.3 \mu\text{m}$ と均一になることから、トランジスタ(TFT)を形成した場合、ゲート電極下のシリコンのチャネル領域における結晶粒界が少なくなり、キャリア移動度 μ が向上するとともに、各トランジスタでのキャリア移動度のばらつきが少なくなる。キャリア移動度 μ はたとえば $200 \sim 300 \text{ cm}^2/\text{V} \cdot \text{s}$ 程度と高めることができる。

また、各トランジスタにおいてゲート電極下のシリコンのチャネル領域に存在する結晶粒界の密度にばらつきが少なくなり、各トランジスタのしきい電圧 V_{th} が均一になる。しきい電圧 V_{th} のばらつきを 0.1 V 以下に抑えることができる。

また、多結晶半導体薄膜640の形成時、繰り返しレーザ光を照射することから、多結晶半導体薄膜の表面の凹凸は小さくなり、個々のトランジスタの性能のばらつきが小さくなるとともに、劣化も生じ難くなり、トランジスタの長寿命化が達成できる。

また、多結晶半導体薄膜640の形成時、六角形を形成するに最もよい形状選択好適レーザエネルギー密度 E_c で複数回繰り返してレーザ光照射を行うため、非晶質半導体膜は順次六角形の種結晶が形成されるとともに、隣り合う六角形結晶粒は相互に動き回って隣接する六角形結晶粒と順次密接するようになり、その後形状選択好適レーザエネルギー密度 E_c よりも低いレーザエネルギー密度で複数回繰り返してレーザ光照射が行われることから、結晶粒界に不純物が偏析し難くなり、各結晶粒のキャリア濃度が一定する。この結果トランジスタの特性が安定する。

また、トランジスタのチャネル領域には形および大きさが均一な結晶粒で形成され、かつ結晶粒界の化学結合が再結合していて表面の凹凸が小さいため、半導体とゲート絶縁膜との界面準位密度が低下し、

20

しきい電圧 V_{th} を下げることができる。また同様の理由によって、短チャネル化によるばらつきを抑えることができる。

本実施形態では、多結晶半導体薄膜における結晶粒は大きさが揃った六角形結晶粒となっていることから、キャリア移動度が高くかつそのばらつきが小さく、かつしきい電圧 V_{th} のばらつきが小さいことから、複数のトランジスタを製造した場合、各トランジスタの特性ばらつきが小さく、半導体装置の製造歩留りの向上を図ることができる。したがって、半導体装置の製造コストの低減が達成できる。

実施形態2

図12は本発明の他の実施形態（実施形態2）である多結晶半導体薄膜の形成状態を示す模式図である。

本実施形態2のエキシマレーザ装置では、図12に示すように、下部の紫外線ランプ加熱装置106と、上部のエキシマレーザ（エキシマレーザ発生機）101との間に上面に非晶質半導体膜（非晶質シリコン膜）601を有する絶縁体基板（ガラス基板）602を配置し、前記制御装置107によって前記紫外線ランプ加熱装置106とエキシマレーザ101を制御する。紫外線ランプ加熱装置106で予備加熱を行い、エキシマレーザ101から放射されるレーザ光160で非晶質半導体膜601を多結晶半導体薄膜に形成する。

本実施形態2では、制御装置107を用いて、紫外線ランプ加熱装置106とエキシマレーザ101を制御し、紫外線の発光間隔とエキシマレーザ照射を同期させる。この場合、絶縁体基板602と非晶質半導体膜601との間に発生する熱歪を抑制することができる。

実施形態3

図13は本発明の他の実施形態（実施形態3）である多結晶半導体薄膜の形成状態を示す模式図である。図3は特にエキシマレーザのレ

2 1

ーザ光照射構成について説明する。

エキシマレーザ 1 0 1 から放射されるレーザ光 1 1 0 を、サンプルステージ 1 2 2 上に載置される絶縁体基板 6 0 2 の上面の非晶質半導体膜 6 0 1 に照射するわけであるが、本実施形態 3 では、エキシマレーザ 1 0 1 から放射したレーザ光 1 1 0 を光学部品で二つの光路に分けて一方は遅れてレーザ光照射位置に到達するようにしてある。

すなわち、エキシマレーザ 1 0 1 から出射したレーザ光 1 1 0 はハーフミラー 1 0 2 で二つの光路に分けられ、一方はミラー 1 0 3, ミラー 1 0 5 を通ってレーザ光照射位置に到達し、他方はハーフミラー 1 0 2 で反射された後は直接レーザ光照射位置に到達するようになっている。

これにより、光路長の短い光路を通して来たレーザ光 1 1 2 で非晶質半導体膜 6 0 1 の予備加熱ができ、光路長の長い光路を通して遅れて来たレーザ光 1 1 1 とともに非晶質半導体膜 6 0 1 を熔融するようになっている。

ここで、第一レーザ照射段階として形状選択好適レーザエネルギー密度 E_c でのレーザ光照射を繰り返し複数回行い、続いて第二レーザ照射段階として形状選択好適レーザエネルギー密度 E_c よりも低いレーザエネルギー密度でのレーザ光照射を繰り返し複数回行うことによって、前記実施形態と同様に良質の多結晶半導体薄膜基板を製造することができる。

実施形態 4

本実施形態 4 では前記実施形態によって製造されるトランジスタ（薄膜トランジスタ）を組み込んだ電子装置について説明する。

図 1 4 は本発明の他の実施形態（実施形態 4）である液晶表示装置の一部を示す模式的斜視図である。

2 2

本実施形態 4 は多結晶半導体薄膜基板 260（絶縁体基板 602 の上面に形成された非晶質半導体膜 601）に複数のトランジスタ（薄膜トランジスタ）18 を形成した半導体装置 40 を画像表示装置（電子装置）に組み込んだ例について説明する。

図 14 は画像表示装置の一部を示す分解状態の斜視図である。図 14 に示すように、多結晶半導体薄膜基板 260 の上面に一連のトランジスタ列を形成した半導体装置 40 上に、液晶を配置し、画素 23 を構成する表示パネル 22 が重ねられてガラス封止される構成になっている。各画素 23 にはそれぞれ画素ドライバとしてのトランジスタ 18 が対応し、重ね合わせにより、トランジスタ 18 のソース電極と画素 23 の画素電極が接続されるようになっている。

画素 23 が配列された領域から外れた周辺領域には、アドレスデコーダ、デジタル／アナログ変換回路、コントローラ等の周辺ドライバ回路 19 が設けられている。なお、10、21 はトランジスタ形成領域である。

このような電子装置は、画素 23 に対応する各トランジスタ 18 のチャネル領域は実施形態 1 で説明したように、結晶粒の大きさが揃っていることから、キャリア移動度が一定になるとともに、しきい電圧 V_{th} も一定化するため、高性能な画像表示が可能となり、大面積の画像表示装置においては信頼性を向上させることができる。

実施形態 5

図 15 は本発明の他の実施形態（実施形態 5）である情報処理装置の一部を示す模式的斜視図、図 16 は図 15 の二点鎖線円で囲まれた部分の拡大模式図である。

本実施形態 5 においても絶縁体基板 602、すなわちガラス基板の面上に実施形態 1 の場合と同様な手法で使用に供される結晶粒を形成

23

して多結晶半導体薄膜基板260とする。

情報処理装置30は多結晶半導体薄膜基板260の面上に形成された各回路によって構成されている。すなわち、図15に示すように、多結晶半導体薄膜基板260の面上にトランジスタ18や図示しない受動素子等が形成される。また、各回路は図示しない配線で接続されているとともに、多結晶半導体薄膜基板260の面上には外部端子が設けられたり、あるいはその縁にはコネクタ等が取り付けられ構造になっている。

さらに、多結晶半導体薄膜基板260の面上の各回路部分や配線等はパッシベーション膜で覆われて保護されている。10はトランジスタ形成領域である。

情報処理装置30は、例えば中央演算回路部24と、前記中央演算回路部24にバス回路部29を介してそれぞれ接続されるメモリ回路部26、入出力回路部28、周辺回路部27と、中央演算回路部24に接続されるキャッシュ回路部25とを有している。

このような情報処理装置30では、各トランジスタを多結晶半導体薄膜に形成するが、各トランジスタはそれぞれ結晶粒の大きさが揃い、チャネル領域での結晶粒界も均一になる多結晶半導体薄膜に形成されるため、キャリア移動度 μ が高くばらつきも小さくかつしきい電圧 V_{th} のばらつきも小さい。

したがって、電界効果移動度が従来の多結晶半導体薄膜に形成したものよりも高速になるとともに、情報処理装置30の製造コストの低減も達成できる。

以上本発明者によってなされた発明を実施形態に基づき具体的に説明したが、本発明は上記実施形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

2 4

また、以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である画像表示装置や情報処理装置に適用した場合について説明したが、それに限定されるものではなく、他の電子装置にも適用できる。

本発明は少なくとも多結晶半導体薄膜を使用して製造できる電子装置には適用できる。

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

(1) 多結晶半導体薄膜基板において、多結晶半導体薄膜の結晶粒を均一な大きさの六角形結晶粒とし、かつ六角形結晶粒の専有率を50～100%とすることができる。

(2) 多結晶半導体薄膜基板において、多結晶半導体薄膜における結晶粒の大きさおよびキャリア濃度が均一でかつ表面が平坦な多結晶半導体薄膜基板を提供することができる。

(3) 特性が良好でかつ特性のばらつきが小さい薄膜トランジスタを有する半導体装置を提供することができる。

(4) キャリア移動度が高く特性のばらつきが小さい薄膜トランジスタを有する半導体装置を提供することができる。

(5) 半導体装置の歩留りを高めることができ、半導体装置の製造コストの低減を達成することができる。

(6) 高速性能が良好な液晶表示装置や情報処理装置等の電子装置を提供することができる。

請求の範囲

1. 絶縁性基板と、前記絶縁性基板の一面に多結晶半導体薄膜が形成されている多結晶半導体薄膜基板であって、前記多結晶半導体薄膜を形成する複数の結晶粒の中で、最近接結晶粒数が6である結晶粒の数が最も多いことを特徴とする多結晶半導体薄膜基板。
2. 前記多結晶半導体薄膜表面の結晶粒界の凹凸が5 nm以下であることを特徴とする請求の範囲第1項に記載の多結晶半導体薄膜基板。
3. 多結晶半導体薄膜に複数のトランジスタが形成されてなる半導体装置であって、前記多結晶半導体薄膜を形成する複数の結晶粒の中で、最近接結晶粒数が6である結晶粒の数が最も多いことを特徴とする半導体装置。
4. 前記多結晶半導体薄膜表面の結晶粒界の凹凸が5 nm以下であることを特徴とする請求の範囲第3項に記載の半導体装置。
5. 多結晶半導体薄膜に複数のトランジスタが形成されてなる半導体装置であって、前記多結晶半導体薄膜には、一辺が10 μ mで、かつ結晶粒の50～100%が最近接結晶粒数6である正方形領域が前記多結晶半導体薄膜の中心を含むように存在していることを特徴とする半導体装置。
6. 前記多結晶半導体薄膜表面の結晶粒界の凹凸が5 nm以下であることを特徴とする請求の範囲第5項に記載の半導体装置。
7. 多結晶半導体薄膜に複数のトランジスタが形成されてなる半導体装置を有し、前記複数のトランジスタのしきい電圧のばらつきが0.1 V以下であることを特徴とする電子装置。
8. 前記多結晶半導体薄膜を形成する複数の結晶粒の中で、最近接結晶粒数が6である結晶粒の数が最も多いことを特徴とする請求の範囲

第7項に記載の電子装置。

9. 前記多結晶半導体薄膜表面の結晶粒界の凹凸が5nm以下であることを特徴とする請求の範囲第8項に記載の電子装置。

10. 多結晶半導体薄膜に複数のトランジスタが形成されてなる半導体装置を有する電子装置であって、前記多結晶半導体薄膜には、一辺が10 μ mで、かつ結晶粒の50～100%が最近接結晶粒数6である正方形領域が前記多結晶半導体薄膜の中心を含むように存在していることを特徴とする電子装置。

11. 前記多結晶半導体薄膜表面の結晶粒界の凹凸が5nm以下であることを特徴とする請求の範囲第10項に記載の電子装置。

12. 前記電子装置は液晶表示装置であり、前記半導体装置は液晶表示パネルの各画素を動作させるトランジスタや周辺ドライバ回路を構成するトランジスタを有し、液晶表示装置の液晶表示パネルに重ねられて取り付けられていることを特徴とする請求の範囲第7項に記載の電子装置。

13. 前記電子装置は情報処理装置であり、前記半導体装置の各トランジスタによって中央演算回路部、キャッシュ回路部、メモリ回路部、周辺回路部、入出力回路部、バス回路部等が形成されていることを特徴とする請求の範囲第7項に記載の電子装置。

14. 絶縁性基板の表面に非晶質半導体膜を形成した後、前記非晶質半導体膜にレーザ光を照射して前記非晶質半導体膜を結晶化して多結晶半導体薄膜を形成する多結晶半導体薄膜基板の製造方法であって、前記絶縁性基板裏面または前記非晶質半導体膜に紫外線を照射して前記非晶質半導体膜を溶融温度以下に加熱するとともに、最近接結晶粒数が6の結晶粒が最も多く形成される形状選択好適レーザエネルギー密度 E_c のレーザ光を前記非晶質半導体膜面に繰り返し照射し、前記レ

ーザ光照射の周期と前記紫外線加熱の周期を同期して行い、前記レーザ光を光学部品で二つの光路に分けて一方は遅れてレーザ光照射位置に到達するように光路長を長くして前記多結晶半導体薄膜を形成することを特徴とする多結晶半導体薄膜基板の製造方法。

15. 前記二つの光路に分かれたレーザ光のうち、光路長が短い経路を通るレーザ光を光減衰器を通過させて減衰させて前記レーザ光照射位置に到達させて前記多結晶半導体薄膜を形成することを特徴とする請求の範囲第14項に記載の多結晶半導体薄膜基板の製造方法。

16. 多結晶半導体薄膜にトランジスタが形成されてなる半導体装置であって、前記トランジスタのチャネル領域を形成する複数の結晶粒の中で、最近接結晶粒数が6である結晶粒の数が最も多いことを特徴とする半導体装置。

17. 多結晶半導体薄膜に複数のトランジスタが形成されてなる半導体装置であって、前記多結晶半導体薄膜には、一辺が $10\mu\text{m}$ で、かつ最近接結晶粒数が6である結晶粒の数が最も多い正方形領域が前記多結晶半導体薄膜の中心を含むように存在していることを特徴とする半導体装置。

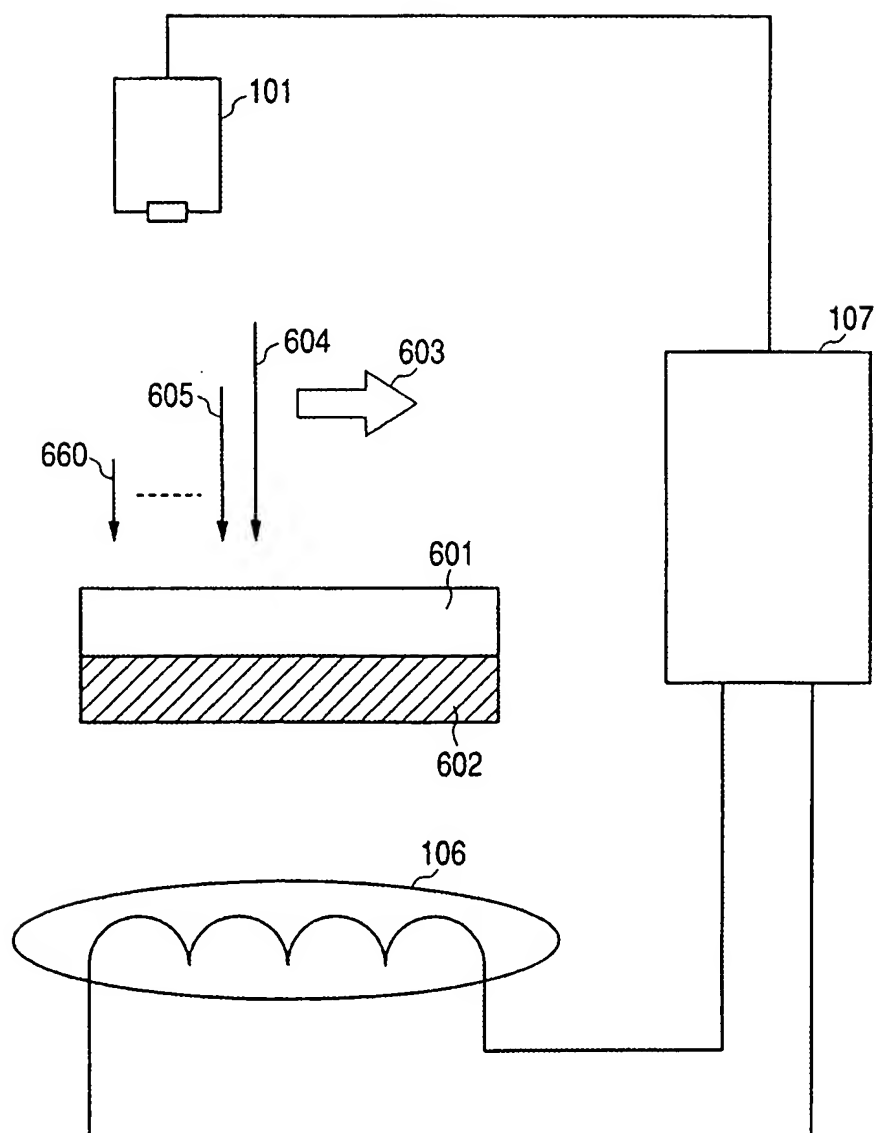
18. 前記多結晶半導体薄膜表面の結晶粒界の凹凸が 5nm 以下であることを特徴とする請求の範囲第17項に記載の半導体装置。

19. 多結晶半導体薄膜に複数のトランジスタが形成されてなる半導体装置を有し、前記多結晶半導体薄膜を形成する複数の結晶粒の中で、最近接結晶粒数が6である結晶粒の数が最も多いことを特徴とする電子装置。

20. 前記多結晶半導体薄膜表面の結晶粒界の凹凸が 5nm 以下であることを特徴とする請求の範囲第19項に記載の電子装置。

1 / 16

図 1



2 / 16

図 2

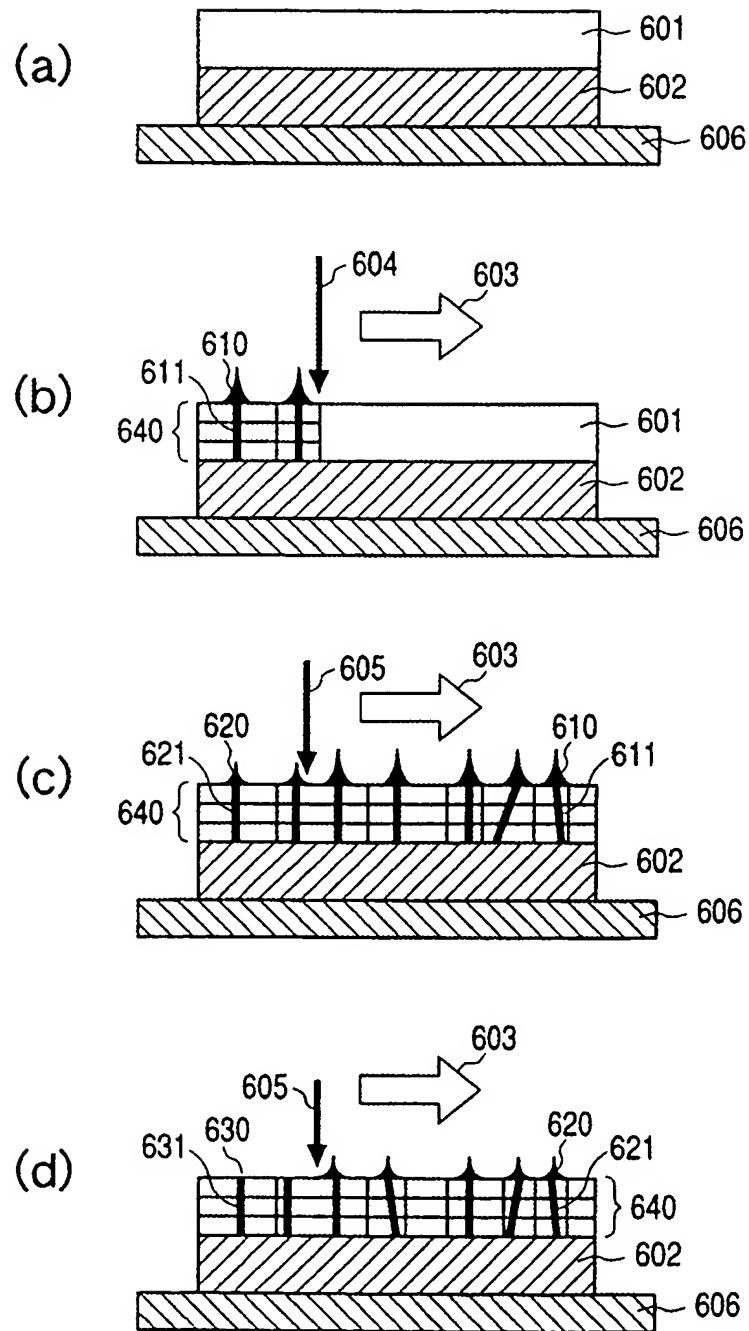


図 3

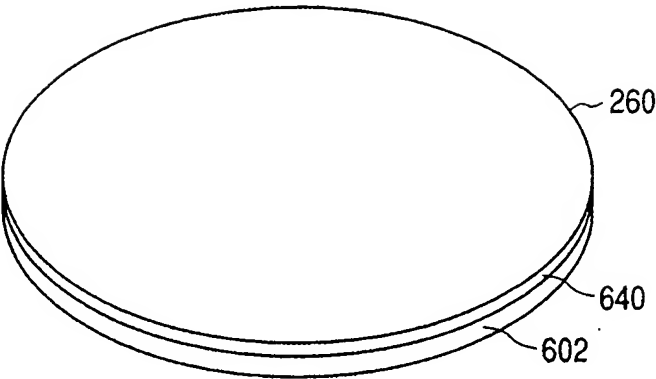


図 4

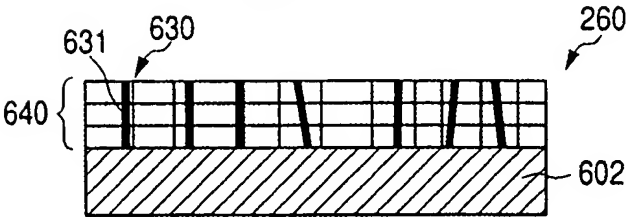
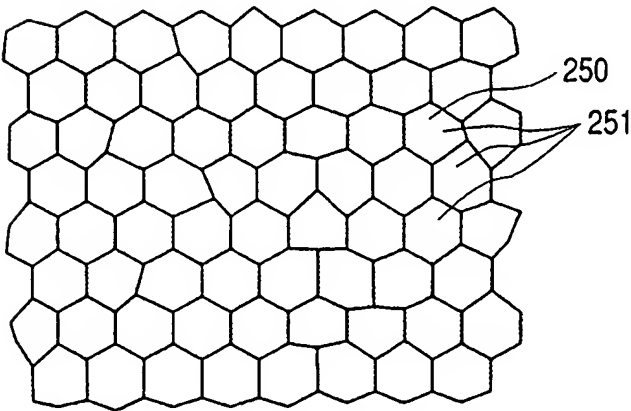
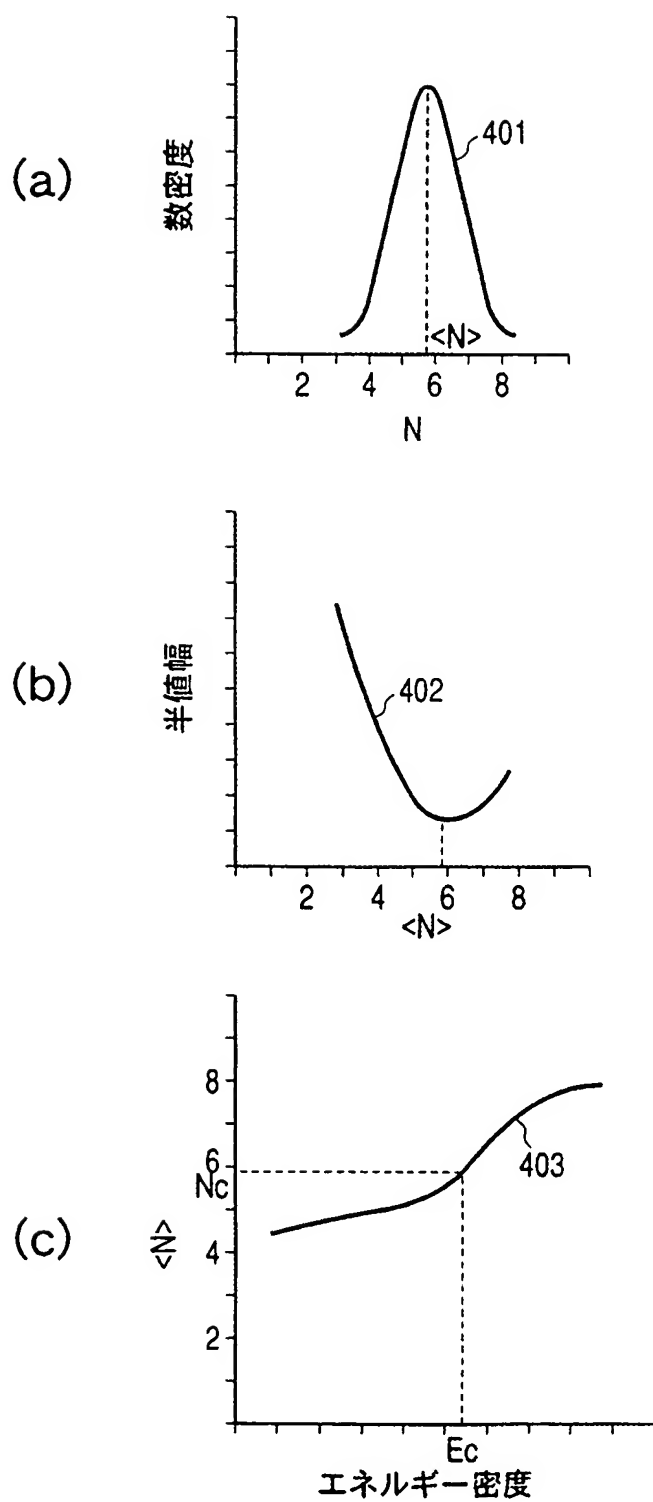


図 5



4 / 16

図 6



5/16

図 7

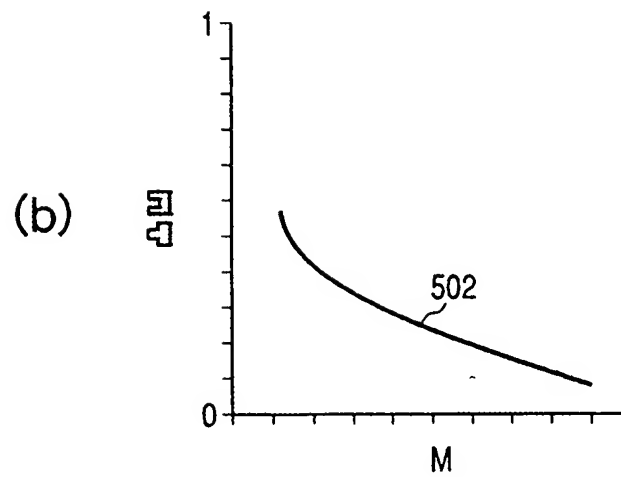
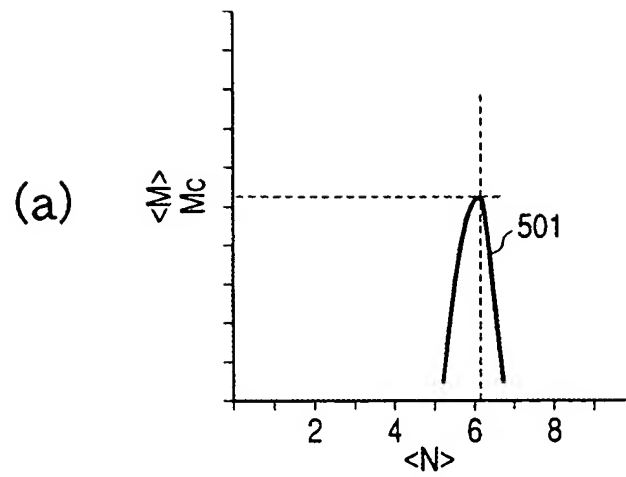


図 8

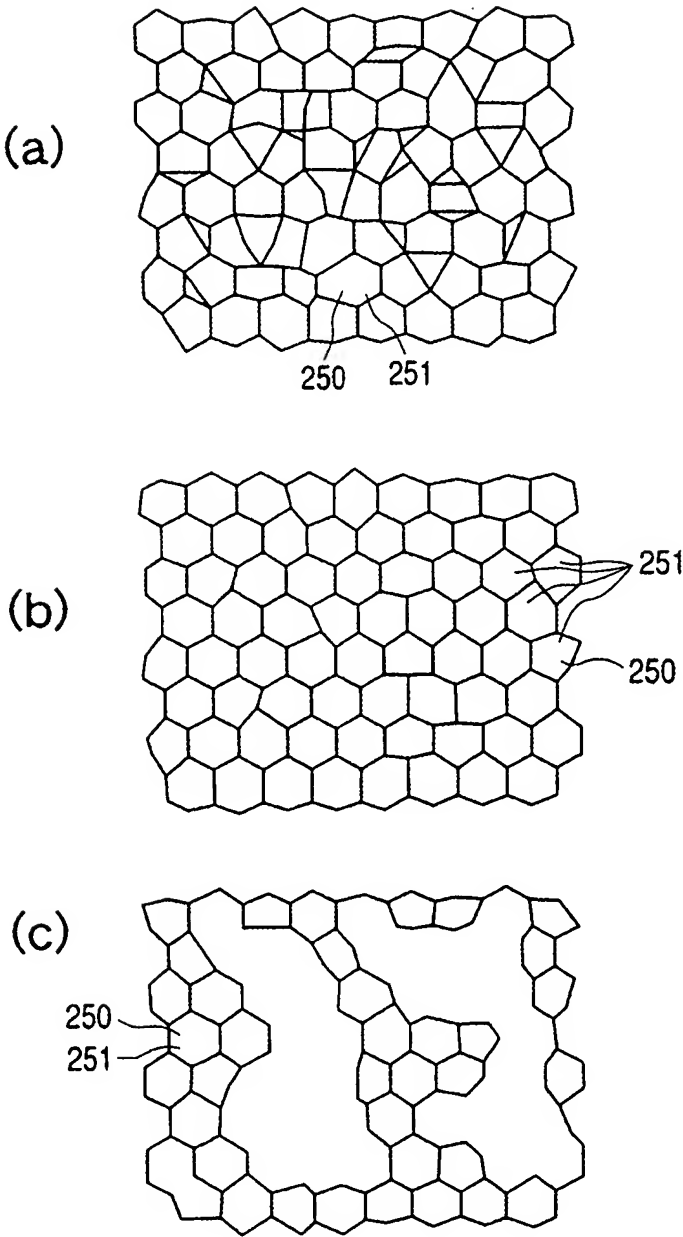
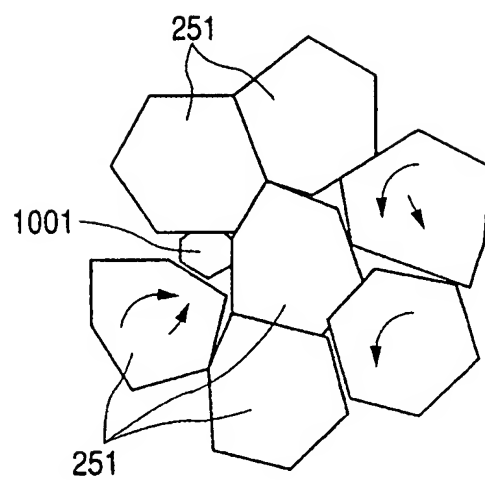
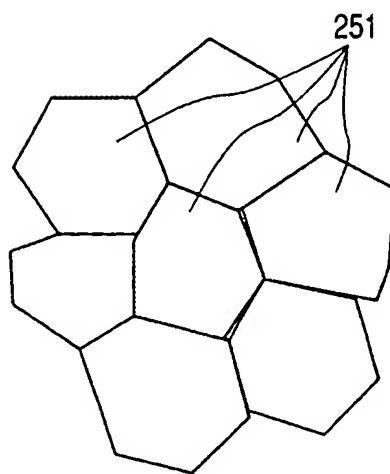


図 9

(a)



(b)



8 / 16

図 10

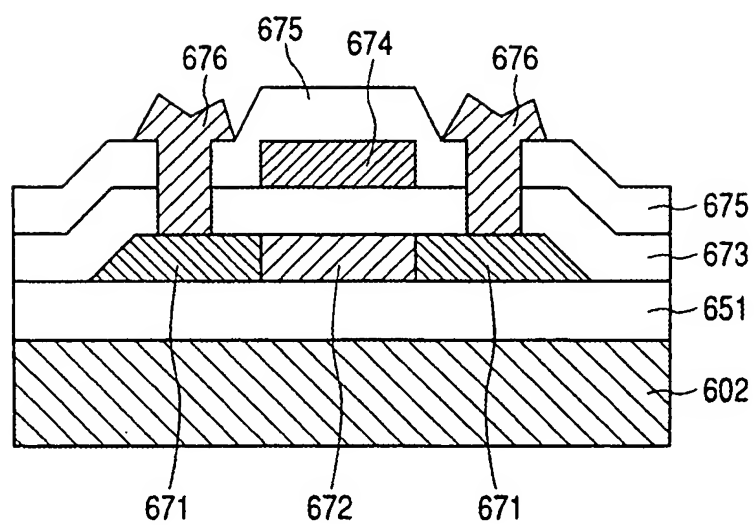
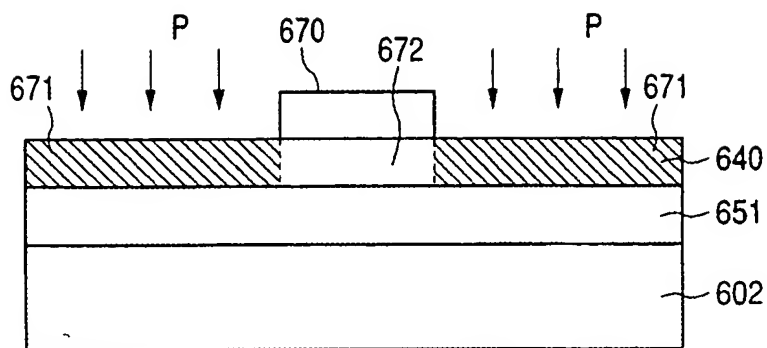
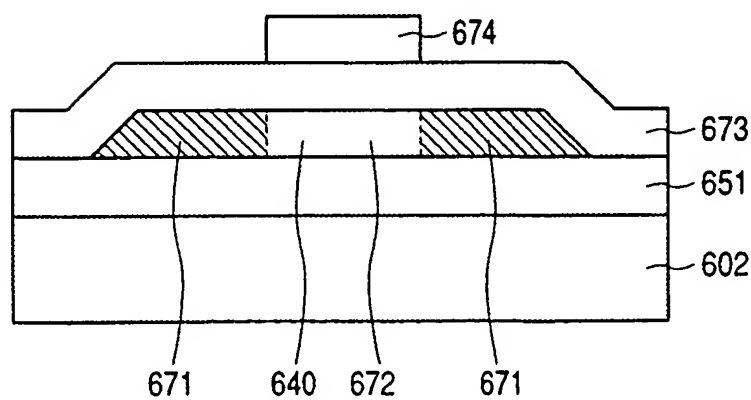


図 11

(a)



(b)



10 / 16

図 12

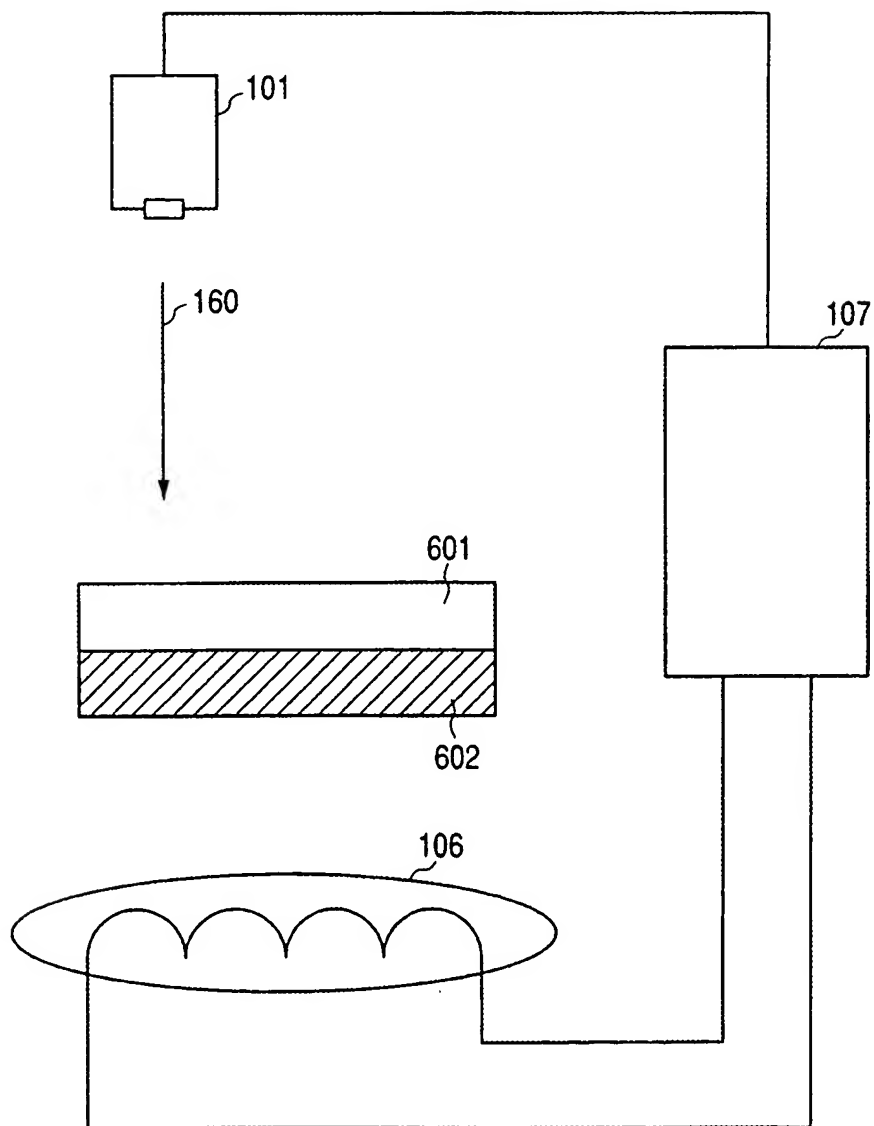
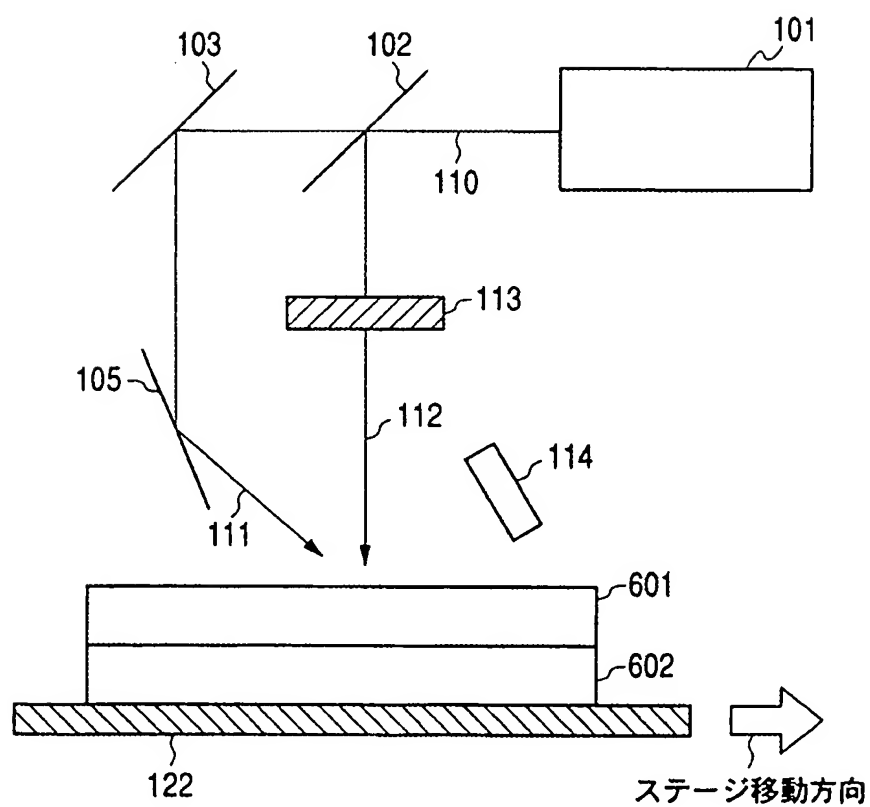


図 13



12 / 16

図 14

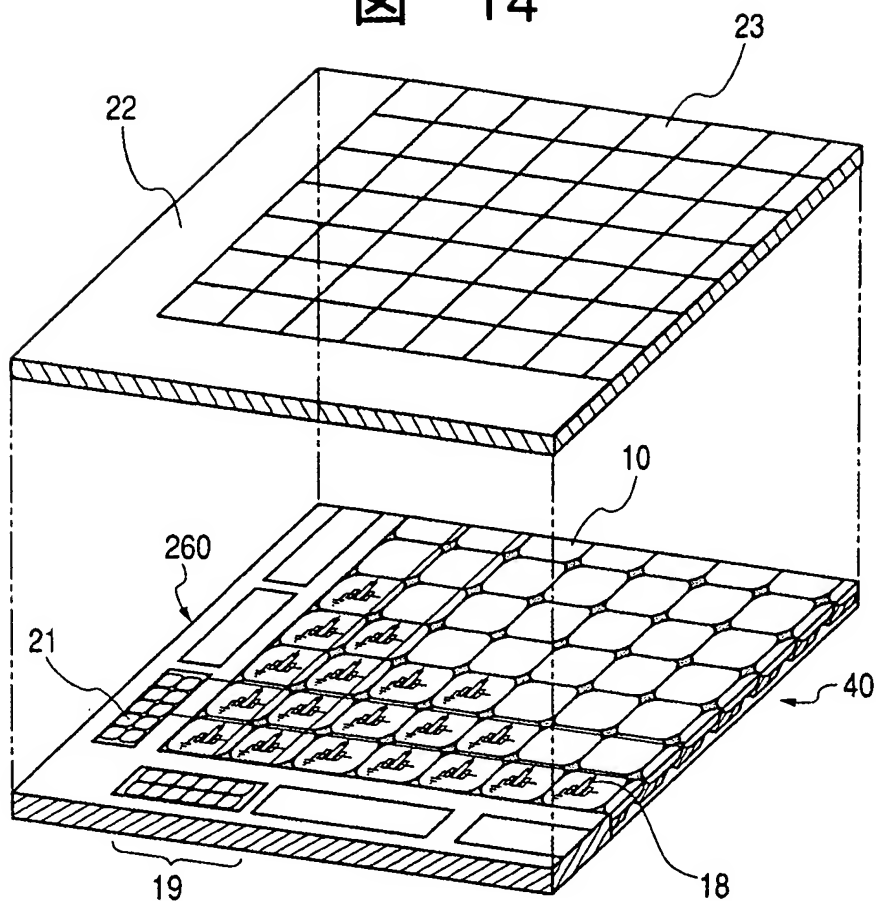
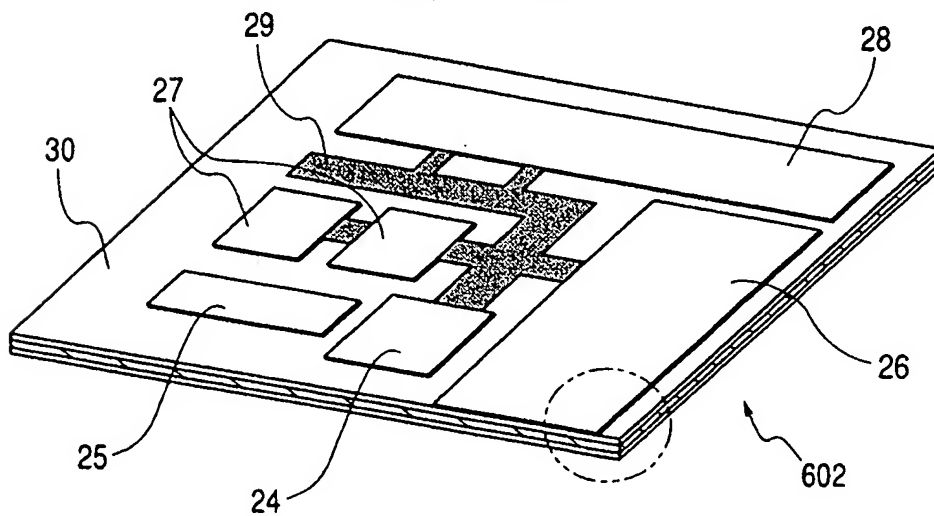
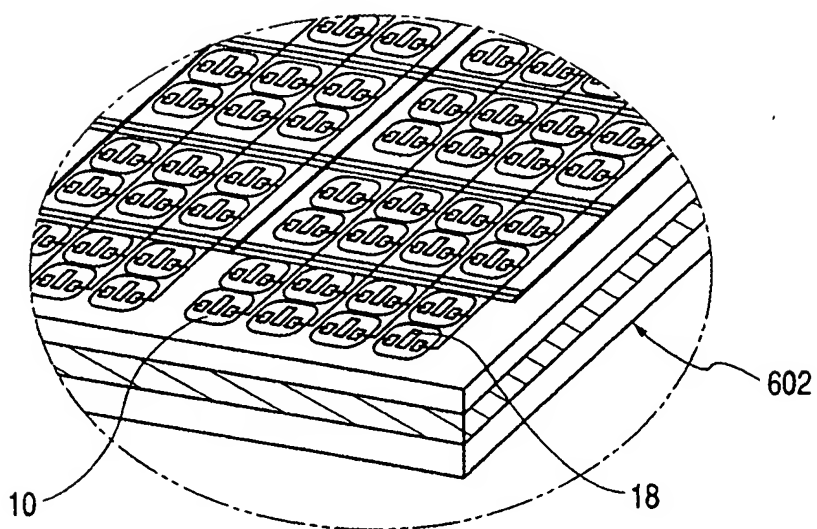


図 15



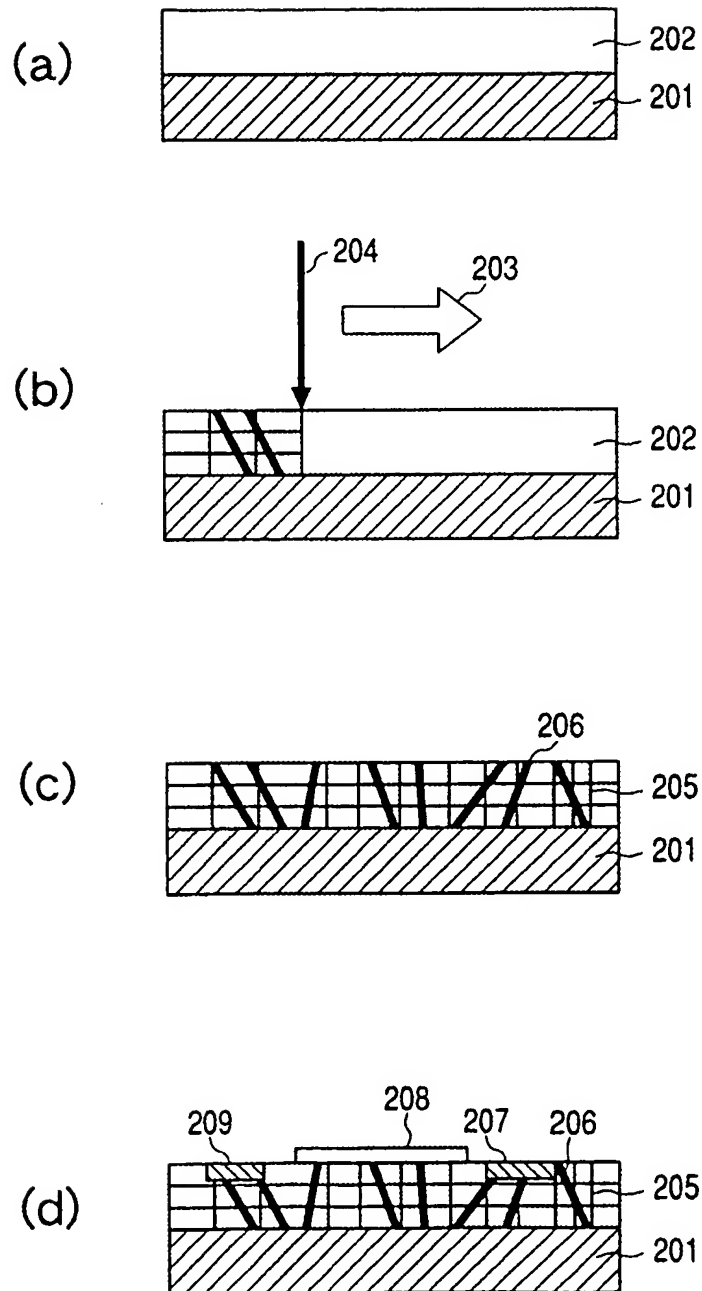
13 / 16

図 16



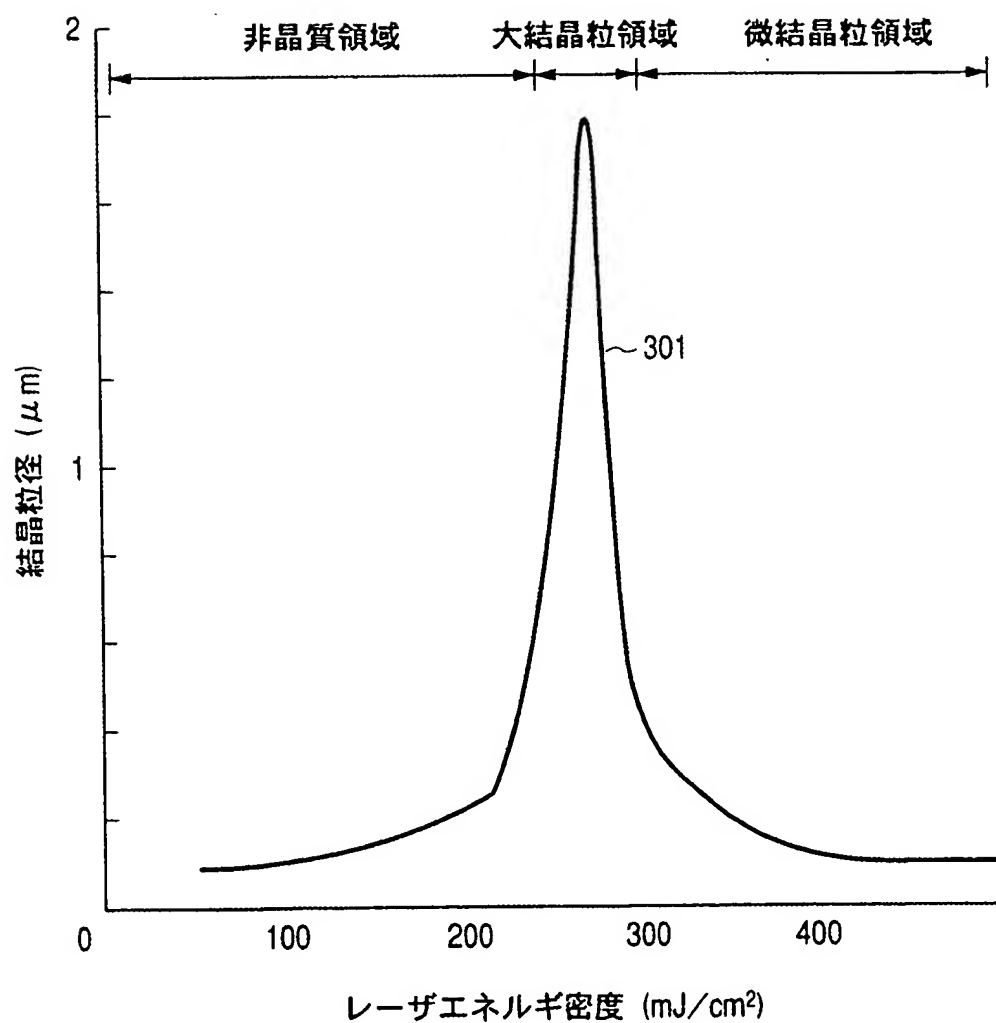
14 / 16

図 17



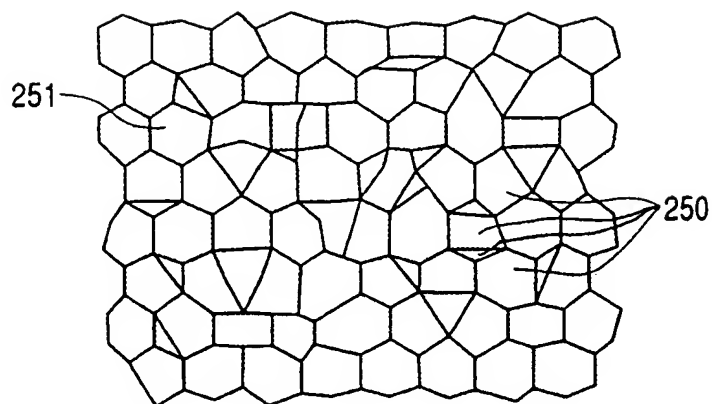
15 / 16

図 18



16 / 16

図 19



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/04141

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl.⁷ H01L21/20, H01L29/786

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H01L21/20, H01L29/786

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2000
Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 11-145056, A (Sony Corporation), 28 May, 1999 (28.05.99),	1, 3, 5, 10, 16, 17
Y	Full text; Figs. 1 to 12 (Family: none)	, 19 1-13
X	JP, 8-139334, A (NEC Corporation), 31 May, 1996 (31.05.96),	7, 12, 13
Y	Full text; Figs. 1 to 4 (Family: none)	1-13

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
31 July, 2000 (31.07.00)

Date of mailing of the international search report
29 August, 2000 (29.08.00)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01L21/20, H01L29/786

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01L21/20, H01L29/786

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2000年
 日本国登録実用新案公報 1994-2000年
 日本国実用新案登録公報 1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 11-145056, A (ソニー株式会社) 28. 5月. 1999 (28. 05. 99)	1, 3, 5, 10, 16,
Y	全文, 第1-12図 (ファミリーなし)	17, 19 1-13
X	J P, 8-139334, A (日本電気株式会社)	7, 12, 13
Y	31. 5月. 1996 (31. 05. 96) 全文, 第1-4図 (ファミリーなし)	1-13

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

31. 07. 00

国際調査報告の発送日

29.08.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

宮崎園子

4 L

9 2 7 7

印

電話番号 03-3581-1101 内線 3498

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.